

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problems Mailbox.**

JP 362124769 A  
--- JUN 1987

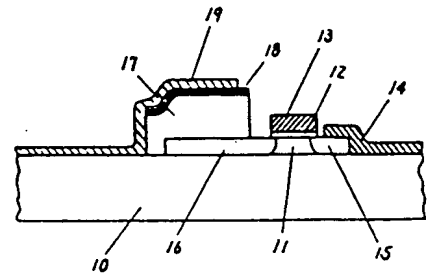
62-124769

**(54) CONTACT TYPE IMAGE SENSOR**

(11) 62-124769 (A) (43) 6.6.1987 (19) JP  
(21) Appl. No. 60-264061 (22) 25.11.1985  
(71) MATSUSHITA ELECTRIC IND CO LTD  
(72) MASATOSHI KITAGAWA(2)  
(51) Int. Cl. H01L27/14, H04N1/028

**PURPOSE:** To obtain a contact type image sensor having high performance by directly forming an amorphous silicon photodiode onto a high-concentration impurity addition region in a source (or a drain) for a polycrystalline silicon TFT for a switch circuit.

**CONSTITUTION:** The side 15 of a drain electrode 14 is used for the ohmic contact of a metallic electrode 2, and the source side 16 is employed as one part of a photodiode. Impurities are added previously to an N<sup>+</sup> shape on an N channel TFT and to a P<sup>+</sup> type on a P channel TFT. Amorphous silicon layers 17, 18 are isolated and shaped so as to be protruded from polycrystalline silicon. A transparent electrode 19 consisting of ITO and SnO<sub>2</sub> is extended up to a substrate as a wiring, and covers the side wall of the amorphous silicon photodiode, but an N layer and a P layer are not short-circuited by the transparent electrode, thus eliminating the need for the deposition of an insulator and the information of a window for a contactor.



⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

昭62-124769

⑪ Int. Cl.<sup>4</sup>

識別記号

庁内整理番号

⑬ 公開 昭和62年(1987)6月6日

H 01 L 27/14  
H 04 N 1/028

7525-5F  
7334-5C

審査請求 未請求 発明の数 1 (全5頁)

⑭ 発明の名称 密着型イメージセンサ

⑮ 特 願 昭60-264061

⑯ 出 願 昭60(1985)11月25日

⑰ 発 明 者	北 川	雅 俊	門真市大字門真1006番地	松下電器産業株式会社内
⑰ 発 明 者	大 野	雅 晴	門真市大字門真1006番地	松下電器産業株式会社内
⑰ 発 明 者	平 尾	孝 幸	門真市大字門真1006番地	松下電器産業株式会社内
⑰ 出 願 人	松下電器産業株式会社			門真市大字門真1006番地
⑰ 代 理 人	弁理士 中尾 敏男			外1名

#### 明 細 書

##### 1. 発明の名称

密着型イメージセンサ

##### 2. 特許請求の範囲

多結晶シリコンにより構成された薄膜トランジスタからなる信号読みだし回路と非晶質シリコンにより構成された光電変換素子を組み合わせ、前記光電変換素子を複数個ライン状に配列し、かつ前記光電変換素子を前記信号読み出し回路によって順次読み取れるよう配列し、前記非晶質シリコンを前記信号読みだし回路を構成する薄膜トランジスタのソースまたはドレインの高濃度不純物添加された多結晶シリコン上に形成したことを特徴とする密着型イメージセンサ。

##### 3. 発明の詳細な説明

産業上の利用分野

本発明は密着型イメージセンサに関するものである。

従来の技術

最近、ファクシミリ等の画像入力部の小型化を

はかるために、原稿と同一寸法の密着型のイメージスキャナの開発が活発に行なわれている。この密着型イメージセンサの光電変換部には光応答が速く、大面積に渡って容易に形成でき、しかも光波長感度領域も可視光領域とほぼ一致していることから非晶質シリコンからなるフォトダイオードが実用上有望視されている。しかしながら非晶質シリコンフォトダイオードを使用した場合得られる光電流が、1000nmの白色光下でせいぜい0.1~1mA程度と非常に小さく、読出し回路に工夫を要す。例えばスイッチ回路を構成したLSIチップをフォトダイオード近傍に実装しワイヤーボンドで全て結線するといった方法が多くみられる。

この場合、LSIチップを実装しボンディングする領域を確保するために、フォトダイオードからかなりの長さの配線パターンを引き回さなければならず、S/N比が一律となりにくい。またチップの数は例えばA4判の原稿幅を読み取ろうとすると数十個~百個近い数を実装しなくてはならずコストが非常に高くなってしまふ。

そこでLSIチップで成したスイッチ回路と、そのスイッチを順次開閉して行くためのシフトレジスタ回路を薄膜半導体を使用したトランジスタ(TFT)で構成する試みがある。

第3図は従来の多結晶シリコン薄膜トランジスタと非晶質シリコンフォトダイオードの組合せによって構成した密着型イメージスキャナである。簡単のため、非晶質シリコンフォトダイオード部とその光電気信号のスイッチ用TFT部のみ示してある。第3図に於いて、30は石英等の絶縁性基板、31は多結晶シリコン層、32はゲート絶縁層で例えば酸化シリコンや窒化シリコンで構成している。33はゲート電極で例えば高導依性多結晶シリコンや金属から成る。34はドレイン電極、35はソース電極であり、どちらもAl, Cr, Mo, Cuなどの金属や又は合金で形成されている。36, 37はそれぞれソース、ドレインと金属電極34, 35とのオミック接触のための高導依に不純物添加した多結晶シリコンの領域であり、Pチャンネルの場合はP<sup>+</sup>型にnチャンネルの場合

はn<sup>+</sup>型にしてある。ソース電極35は基板上に引き出されており、非晶質シリコンフォトダイオードの下部電極を兼ねている。

このとき電極の材料は、非晶質シリコンを堆積する際に非晶質シリコンと相互作用(相互拡散)の小さなものを選ぶ必要があり、Cr, Mo, Cu-Si(銅シリサイド)、Al-Si(アルミシリサイド) Mo-Si(モリブデンシリサイド)等を使用する。ドレイン電極36も同様の材料で同時に形成される。この後、ソース電極上にn型非晶質シリコン38, i型非晶質シリコン39, P型非晶質シリコン301の順でPiaフォトダイオードを形成し、最後に入射光側電極としてITOやSnO<sub>2</sub>等の透明電極302を形成する。303は層間絶縁層で、例えばSiO<sub>2</sub>やSi<sub>3</sub>N<sub>4</sub>等から構成されている。

第4図に密着型イメージスキャナとしてのブロック図を示す。一つの画素40が一次元的に配置され一面素はスイッチング回路41とフォトダイオード部42、スイッチ回路を走査するシフトレジスタ回路部43から構成されており、順次各画

素の光信号を44のVoutの1ラインで時経列に読み出せる。

発明が解決しようとする問題点

しかしながら第3図に示したような、TFTとフォトダイオードの組み合わせる方法の場合、先にも述べたようにソース電極に使用した金属上にフォトダイオードを非晶質シリコンにて形成するため、ソース電極材料に制限が加えられ、それを防止しようとする金属を多層構造にするか、ソース電極とフォトダイオードの下部電極をそれぞれ適した金属にて別々に形成し、後で結線する必要が生じるので工程が複雑になってしまう。また微細なパターンとなるため、金属パターンの線間の容量が、信号読取り時の速度を遅くしてしまい、さらに線間でのリーク電流もS/N比低下の原因になり易い。またフォトダイオード部とスイッチ用のTFTを別々の二つの領域の基板上に形成するためフォトダイオード部、スイッチ回路部、シフトレジスタ部の配置に制限が生じ、最適な回路構成を取りにくいという問題が生ずる。

また従来の構成では非晶質シリコンフォトダイオード部は一面素ごとに、非晶質シリコンを島状に分離しなければならず、しかも上部電極が島状に分離した側壁をおおってしまうとP型層とn型層との間でリークが生じ明暗比が取れなくなる。そのため絶縁層303を第3図のように形成した後、コンタクト窓をフォトリソ工程により形成する必要があり、フォトダイオード部を形成するのに複雑な工程を必要とし、製造コストが一層高くなってしまい実用化には致っていない。

問題点を解決するための手段

そこで本発明では、上記のような問題点を解決するため、従来、スイッチ回路用多結晶シリコンTFTと、光信号を電気信号に変換する非晶質シリコンフォトダイオードを同一基板上の別々の領域に独立に形成した後、配線パターンにより結線していたものを、スイッチ回路用多結晶シリコンTFTのソースもしくはドレインの高導依に不純物添加された多結晶シリコン上に非晶質シリコンを直接接合させた非晶質シリコンフォトダイオード

ドを形成することにより、製造工程が従来より簡単に高性能な密着型イメージセンサを実現するものである。

#### 作 用

本発明による作用は、第1にフォトダイオード部を多結晶シリコンTFTの一部であるソースもしくはドレイン部と一部共用することにより配線容量の低減を実現でき、同時に配線用金属電極を用いることに関する相互作用やパターン間のリーク電流の問題を除去できることにより高いS/N比のセンサー部を実現可能になる。第2に、従来の非晶質シリコンの島状の分離では必要であった絶縁層形成とコンタクト窓形成の必要が無くなる。さらに場合によっては非晶質シリコンの島状分離も必要なくなり工程が簡単になる。

#### 実 施 例

次に図面に従って本発明の実施例を説明する。

##### (実施例1)

第1図に本発明の実施例の構成例を示す。10は石英板、サファイヤ板等の絶縁性基板、11が

フォトダイオードの側壁をカバーしているがn層とp層が透明電極によって短絡することはない。それゆえ第3図で示したような絶縁301を堆積しコンタクト用の窓を形成する必要はない。

##### (実施例2)

第2図は本発明の他の実施例である。第1図の実施例ではソース部の多結晶シリコンが例えば $n^+$ の場合、i型非晶質シリコン、p型非晶質シリコンの $n^+i/p$ /ITO構成では $n^+$ は分離しているものの、p型非晶質シリコンが分離されていないのはp層を介して隣同士のフォトダイオード間でクロストークを生じてしまうため結局非晶質シリコン層(i層)を島状に分離する。ここではp型非晶質シリコン層を用いず $n^+i$ /ITOのショットキー接合を用いたフォトダイオードとすると非晶質シリコン層は分離する必要が無い。第2図において20は石英又はサファイヤ等の絶縁基板、21は多結晶シリコン層、22はゲート絶縁層であり、例えば酸化シリコンや窒化シリコンで構成してある。23はゲート電極で例えば高導電性多結晶シ

多結晶シリコン層、12はゲート絶縁層であり、例えば酸化シリコンや窒化シリコンで構成してある。13はゲート電極で例えば高導電性多結晶シリコンや金属等から成る。14はドレイン電極であり、Al, Cr, Mo, Al-Si (アルミシリサイド)等の金属や合金から構成されている。15, 16は高濃度に不純物添加した多結晶シリコンの領域であり、ドレイン電極14の側15では金属電極2のオーミック接触のため、またソース側16ではフォトダイオードの一部として使用される。nチャンネルTFTの場合は $n^+$ に、pチャンネルTFTの場合は $p^+$ 型に不純物を添加してある。17はi型(真性型)非晶質シリコン、18はTFTがnチャンネルの場合はn型非晶質シリコンを、pチャンネルの場合はp型非晶質シリコンをi型非晶質シリコン17と連続に形成する。この時、非晶質シリコン層17, 18を第1図のように多結晶シリコンよりはみ出るように分離形成する。19がITOや $SnO_2$ から成る透明電極であり配線として基板まで延長されており、非晶質シリコン

シリコンや金属等から成る。24はドレイン電極であり、Al, Cr, Mo, Al-Si (アルミシリサイド)等の金属や合金から構成されている。25, 26は高濃度にn型不純物添加した $n^+$ 多結晶シリコンの領域であり、ドレイン電極側26では金属電極とのオーミック接触のため、またソース側25ではフォトダイオードの一部として使用される。本実施例ではスイッチ用TFTはnチャンネル型の必要がある。27はi型非晶質シリコンであり、28はITO等の透明電極であり、第1図の場合と違って非晶質シリコン層もITOも全てのフォトダイオードに残って連続しており高精度なフォトエッチングの工程を必要としない。そのため工程が非常に簡単化され歩留りも向上する。

#### 発明の効果

本発明によれば、非晶質シリコンフォトダイオードをスイッチ回路用多結晶シリコンTFTのソース(またはドレイン)の高濃度不純物添加領域上に直接形成する事によって第1に、配線容量の低減、金属電極と非晶質シリコンとの相互作用の

除々、配線パターン間のリーク電流の低減でき高性能な密着型イメージセンサが実現出来る。第2に非品質シリコン島状分離に伴ない必要であった絶縁層形成およびコンタクト窓形成の必要が無くなり簡単な工程で高性能な密着型イメージセンサを提供できる。

#### 4、図面の簡単な説明

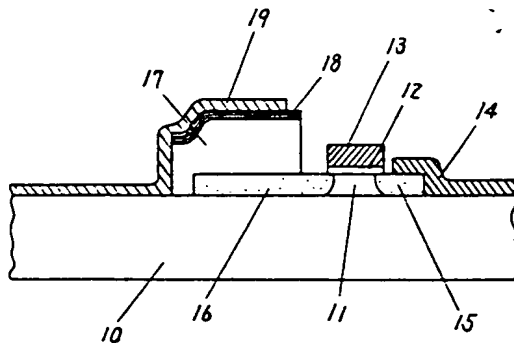
第1図は本発明の一実施例における密着型イメージスカナの断面図、第2図は本発明の他の実施例の密着型イメージセンサの斜視断面図、第3図は従来の密着型イメージセンサの断面図、第4図は密着型イメージセンサのブロック図である。

10、20……石英等の基板、11、21……多結晶シリコン層、12、22……ゲート絶縁層、13、23……ゲート電極、14、24……ドレイン電極、15、25……ドレイン側高濃度不純物添加多結晶シリコン領域、16、26……ソース側高濃度不純物添加多結晶シリコン領域、17、27……1型非品質シリコン層、18……P型非品質シリコン層、19、28……透明電極、40……一面素、41……スイッチ回路、

42……フォトダイオード、43……シフトレジスタ回路、44……読出しラインVout。

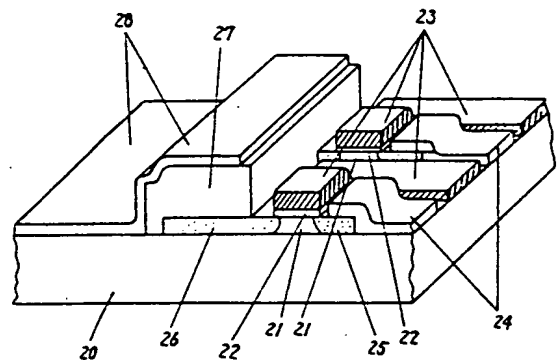
代理人の氏名 弁理士 中 尾 敏 男 ほか1名

第 1 図

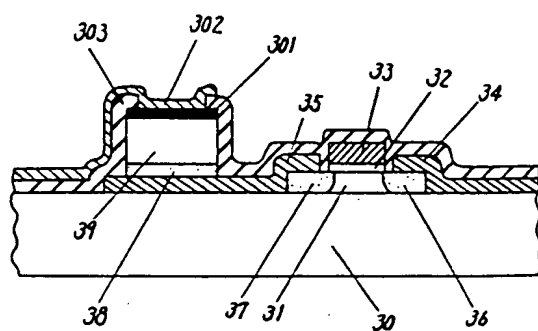


10……基板  
12……ゲート絶縁層  
14……ドレイン電極

第 2 図



第 3 図



第 4 図

